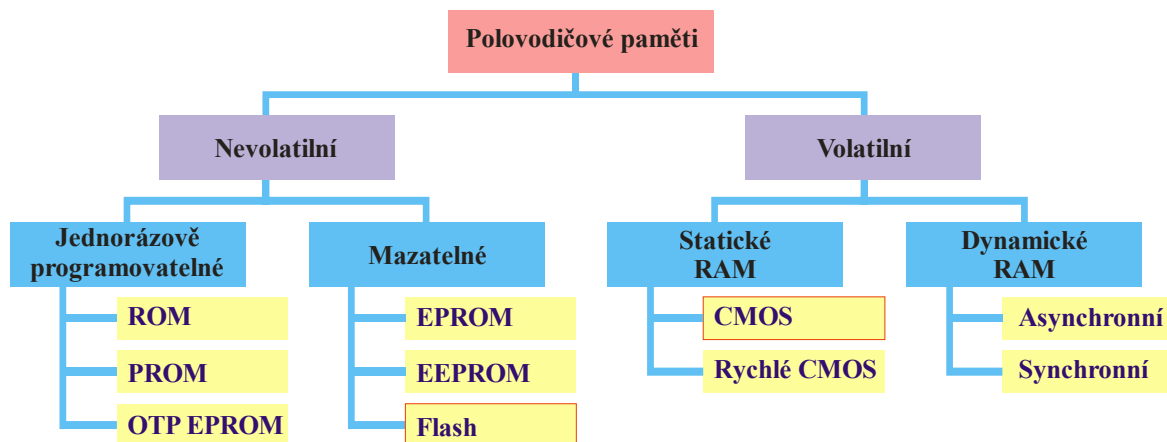




Paměťový systém

Přehled polovodičových pamětí

Klasifikace



Klasifikace základních typů polovodičových pamětí.

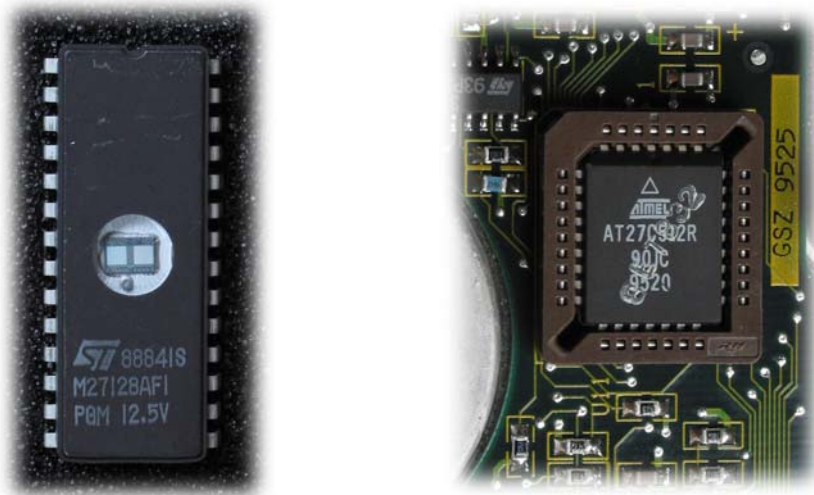
Obrázek nezahrnuje všechny používané typy polovodičových pamětí.

Přehled obvyklých typů pamětí (ROM,PROM)

- ROM (Read Only Memory)
 - Pouze ke čtení, programovatelné jen u výrobce přímo při výrobě.
 - Efektivní jen ve velkých sériích, nejsou příliš často používány.
- PROM (Programmable ROM)
 - Programovatelné jednorázově u uživatele.

Přehled obvyklých typů pamětí (EPROM, OTP EPROM)

- EPROM (Erasable PROM)
 - Programovatelné u uživatele (vyžadují speciální programátor).
 - Lze je opakovaně mazat UV zářením (cca 100×) ⇒ v pouzdře musí být okénko.
 - Ve variantě bez skleněného okénka jako náhrada PROM (tzv. OTP EPROM).

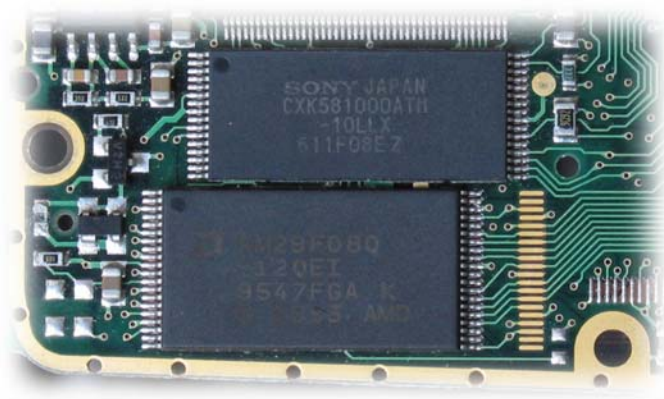


Přehled obvyklých typů pamětí (EEPROM)

- EEPROM (Electrically Erasable PROM)
 - V „normálním“ provozu jen ke čtení.
 - **Nevolatilní paměť** – uchovává data i při odpojení napájení.
 - Lze je elektricky vymazat a znovu naprogramovat (cca 100 000×), mazání a programování vyžaduje speciální (poměrně pomalé) postupy.
 - „Trvanlivost“ uložených dat cca 10 let.
 - Kapacita řádově 1 MB.

Přehled obvyklých typů pamětí (Flash EEPROM)

- Flash (Flash EEPROM) (NOR Flash s náhodným přístupem)
 - V „normálním“ provozu jen ke čtení.
 - **Nevolatilní paměť** – uchovává data i při odpojeném napájení.
 - Lze je elektricky vymazat a znovu naprogramovat (cca 1 000 000×), mazání a programování vyžaduje (poměrně pomalé) speciální postupy.
 - Kapacita řádově 10 - 100 MBytů .



Jako vnější paměti (Flash disk) se používají tzv. AND Flash – mají jinou organizaci paměťové matice \Rightarrow sekenční čtení a zápis.

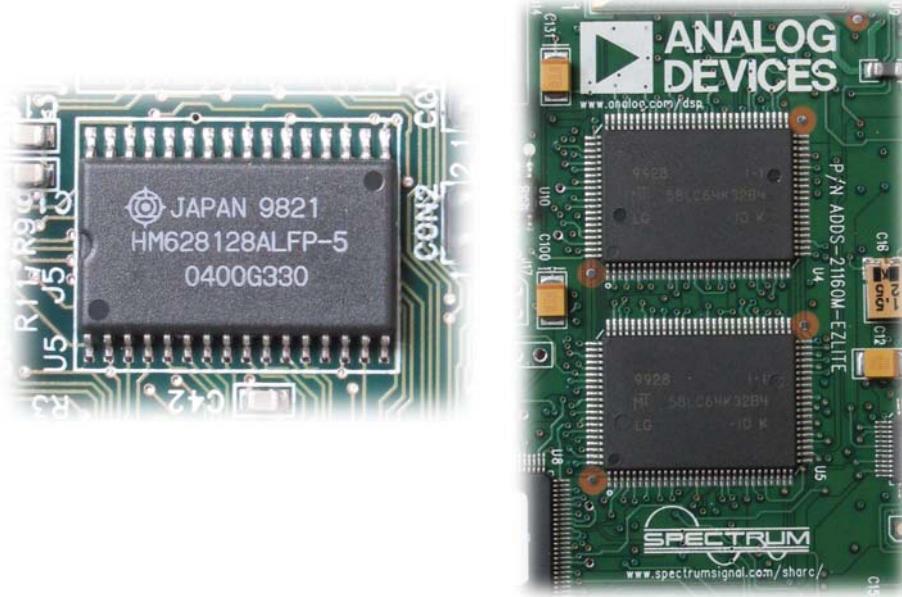
Porovnání vlastností EEPROM a Flash

- Některé typické parametry pamětí EEPROM a Flash:

	EEPROM	Flash
Zápis bez předchozího mazání	Ano	Ne
Mazací cyklus	(20 ms)	100 ms – 1 sec.
Zápis dat	10 ms	10 μ s
Počet mazacích cyklů (EEPROM: přepsání obsahu)	10 000 - 100 000	1 000 000

Přehled obvyklých typů pamětí (RWM)

- **Statické paměti RWM (Read – Write Memory),** někdy též RAM (Random Access Memory) nebo SRAM (Static RAM).



Přehled obvyklých typů pamětí (RWM)

- **Statické paměti RWM (Read – Write Memory),** někdy též RAM (Random Access Memory) nebo SRAM (Static RAM).
 - Jsou to volatilní paměti – pro udržení dat musí mít trvale připojené napájení.
 - 2 základní verze: CMOS SRAM a synchronní SRAM.
 - Kapacita řádově cca 1 MB.
 - **CMOS SRAM** lze převést do režimu s velmi malým odběrem – **vhodné pro zálohování dat baterií.**
 - **Synchronní SRAM** mohou být velmi rychlé (doba přístupu cca 10^0 ns), ale mají velký odběr.

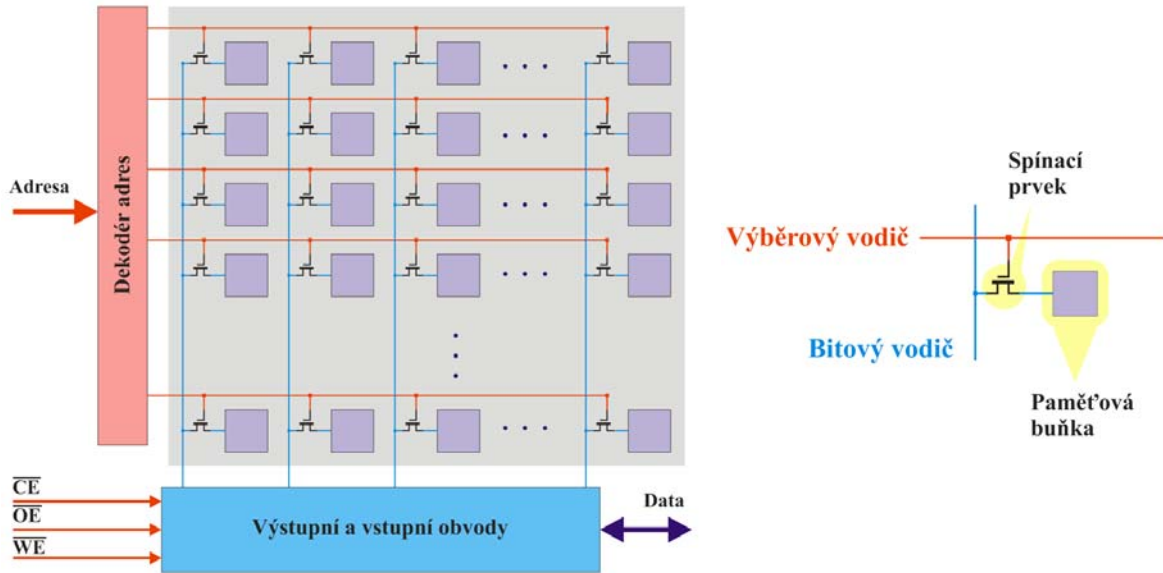
Přehled obvyklých typů pamětí (DRAM)

- **Dynamické RAM (DRAM)**
 - Volatilní paměti – musí mít trvalé napájení.
 - Pro udržení dat musí být jejich obsah periodicky zotavován.
 - **Velká kapacita (max. cca. 512 MB) při (relativně) nízké ceně.**
 - Řada různých provozních režimů.
 - Pro větší rychlosti jsou vyráběny v synchronních verzích (SDRAM).

Použití polovodičových pamětí

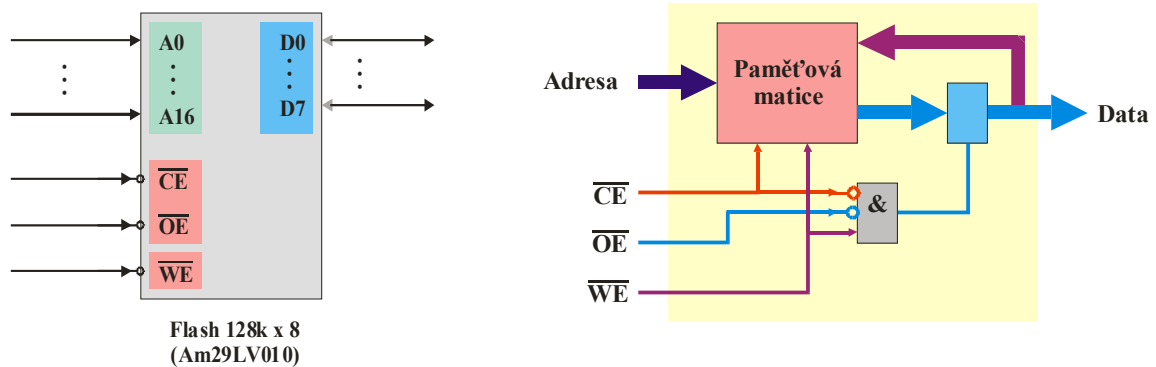
Polovodičová paměť

- Paměť je sestavena z řady paměťových buněk.
- Konstrukce paměťové buňky se liší podle typu paměti (EEPROM, SRAM, ...).



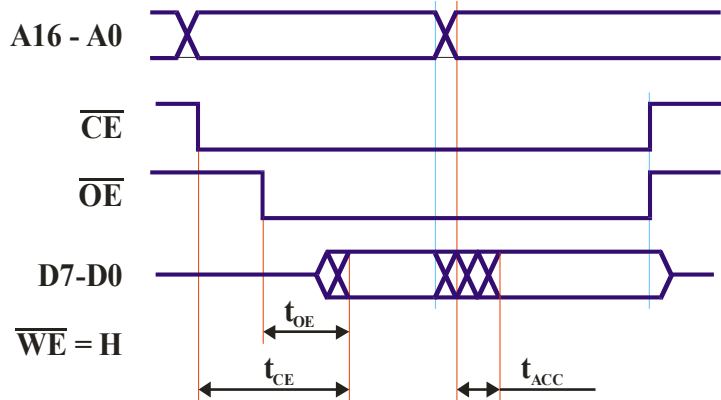
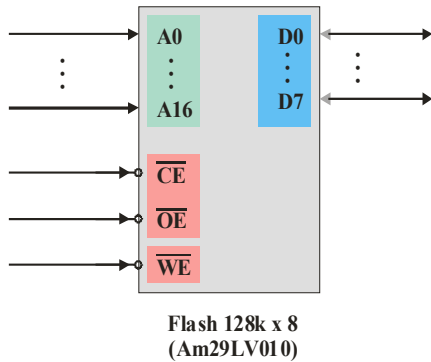
Použití pamětí Flash (1)

- Čtecí cyklus – jednoduchý.
- Zápisový cyklus – složitější, musí se kontrolovat časování + speciální programovací sekvence.



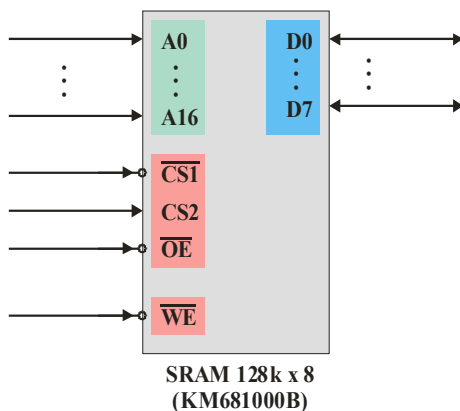
Použití pamětí Flash (2)

- Čtecí cyklus – jednoduchý.
- Zápisový cyklus – složitější, musí se kontrolovat časování + speciální programovací sekvence.
- Typické hodnoty:
 - $t_{OE} = 25$ ns
 - $t_{CE} = 45$ ns
 - $t_{ACC} = 45$ ns



Použití pamětí SRAM

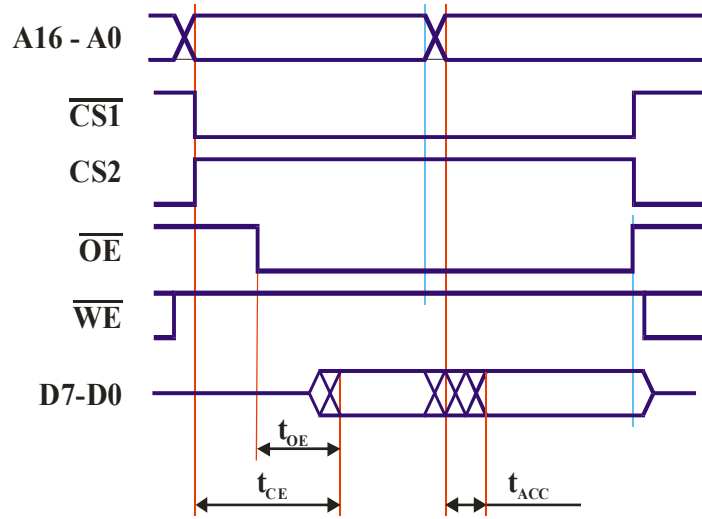
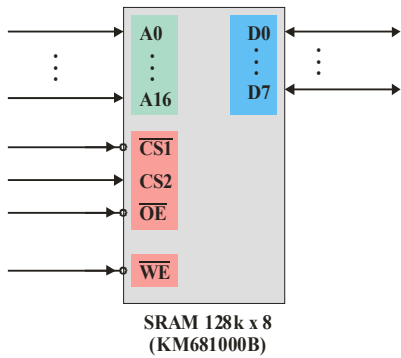
- Snadný zápis i čtení.



Čtecí cyklus SRAM

• Typické hodnoty

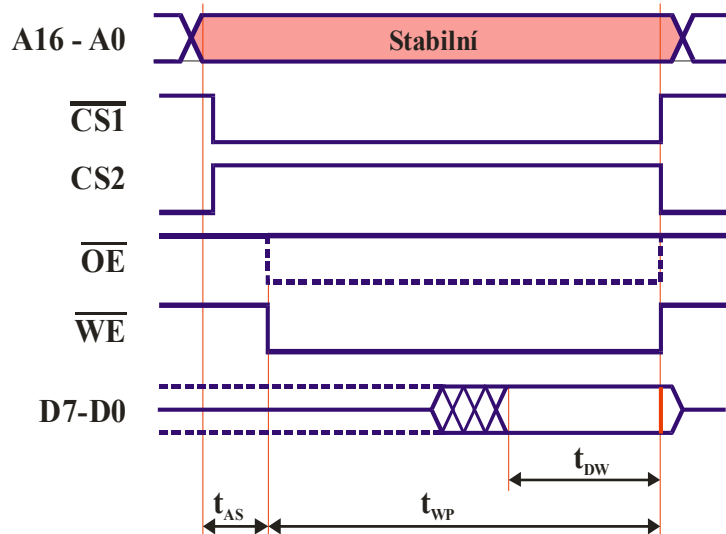
- $t_{OE} = 25 \text{ ns}$
- $t_{CE} = 55 \text{ ns}$
- $t_{ACC} = 55 \text{ ns}$



Zápisový cyklus SRAM

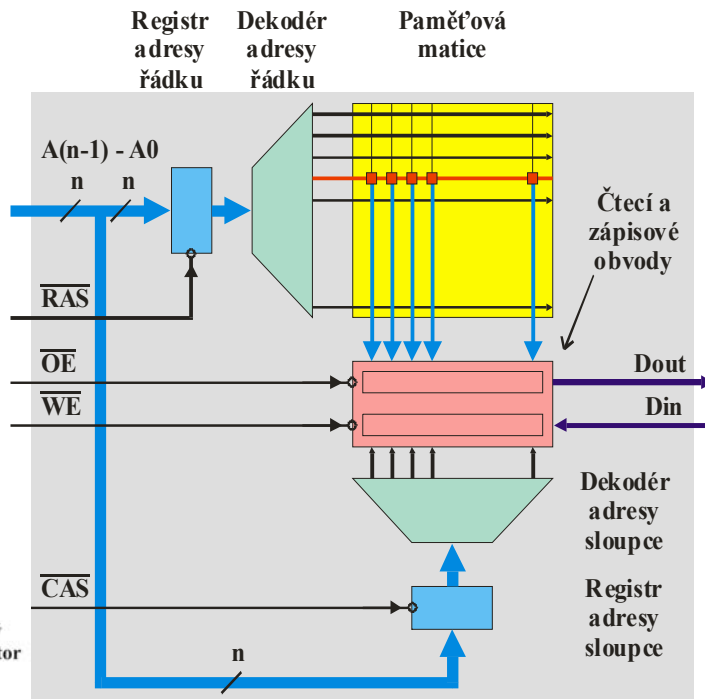
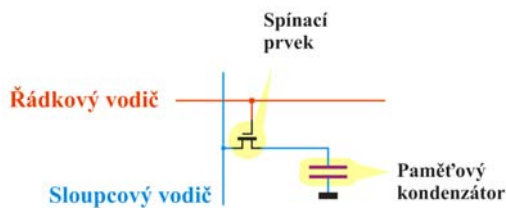
• Typické hodnoty

- $t_{AS} = 0 \text{ ns}$
- $t_{WP} = 40 \text{ ns}$
- $t_{DW} = 25 \text{ ns}$



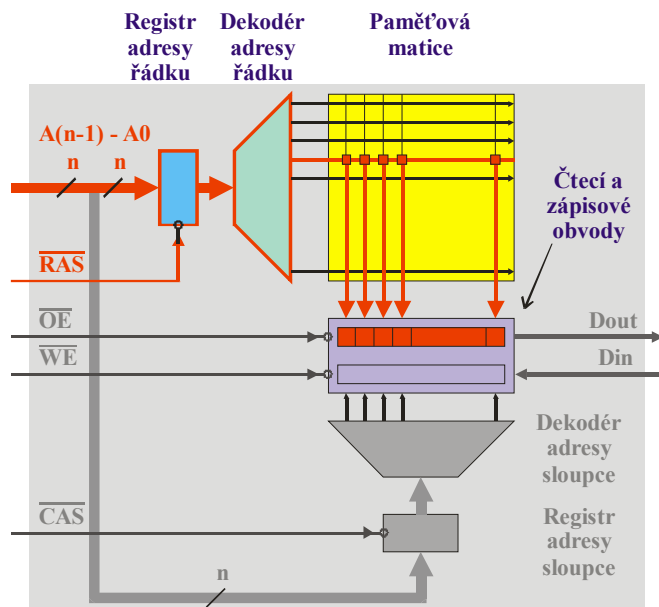
Dynamické paměti

- Paměťová matice je přibližně čtvercová – rozměr $2^n \times 2^n$ buněk.
 - Např. paměť $1M \times 1$ může mít rozměr paměťové matice 1024×1024 , tj. $2^{10} \times 2^{10}$.
- Adresa řádku a sloupce se do paměti zapisuje postupně.
- Někdy oddělený vstup a výstup dat.



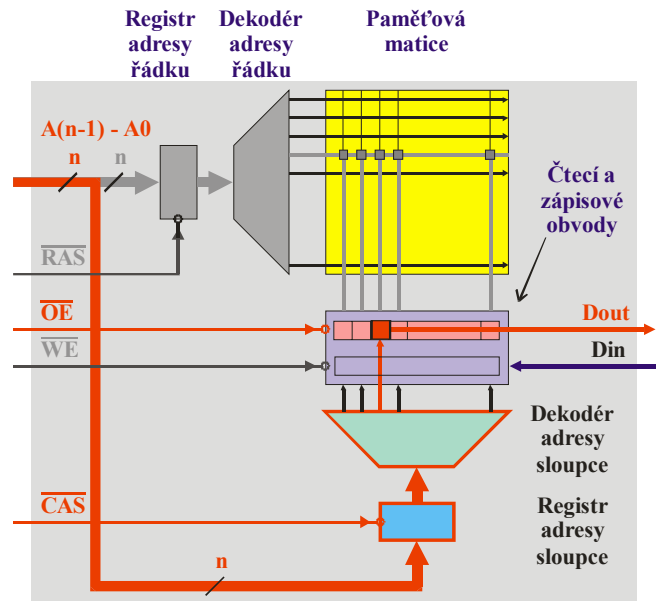
Čtecí cyklus DRAM (1)

- Na adresních vodičích je připojena adresa řádku.
- Signálem /RAS se přečte celá řádka z paměťové matice.



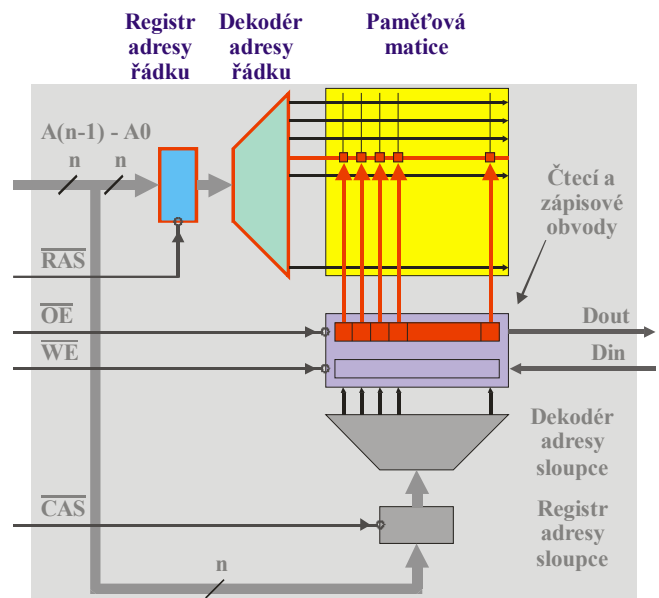
Čtecí cyklus DRAM (2)

- Na adresních vodičích je připojena adresa sloupce.
- Signálem /CAS se vybere jedno z přečtených slov.
- Signál /CAS aktivuje výstupní budiče dat.



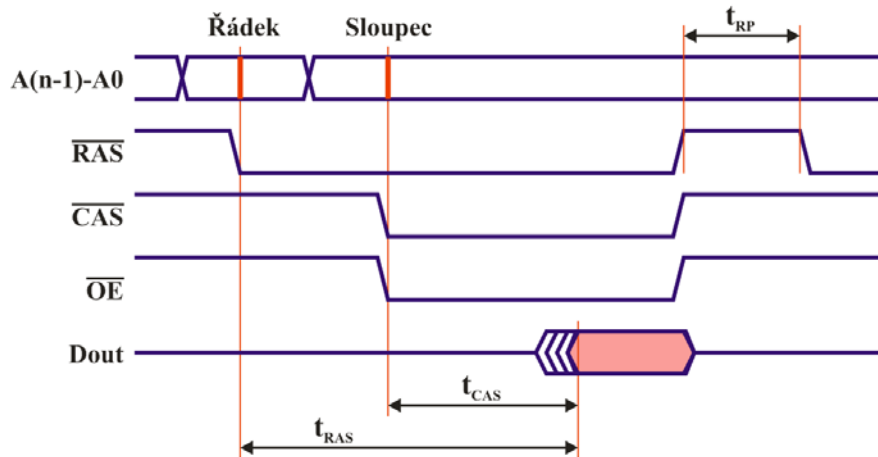
Čtecí cyklus DRAM (3)

- Po zrušení aktivity /RAS a /CAS provede paměť zpětný zápis do paměťové matice.

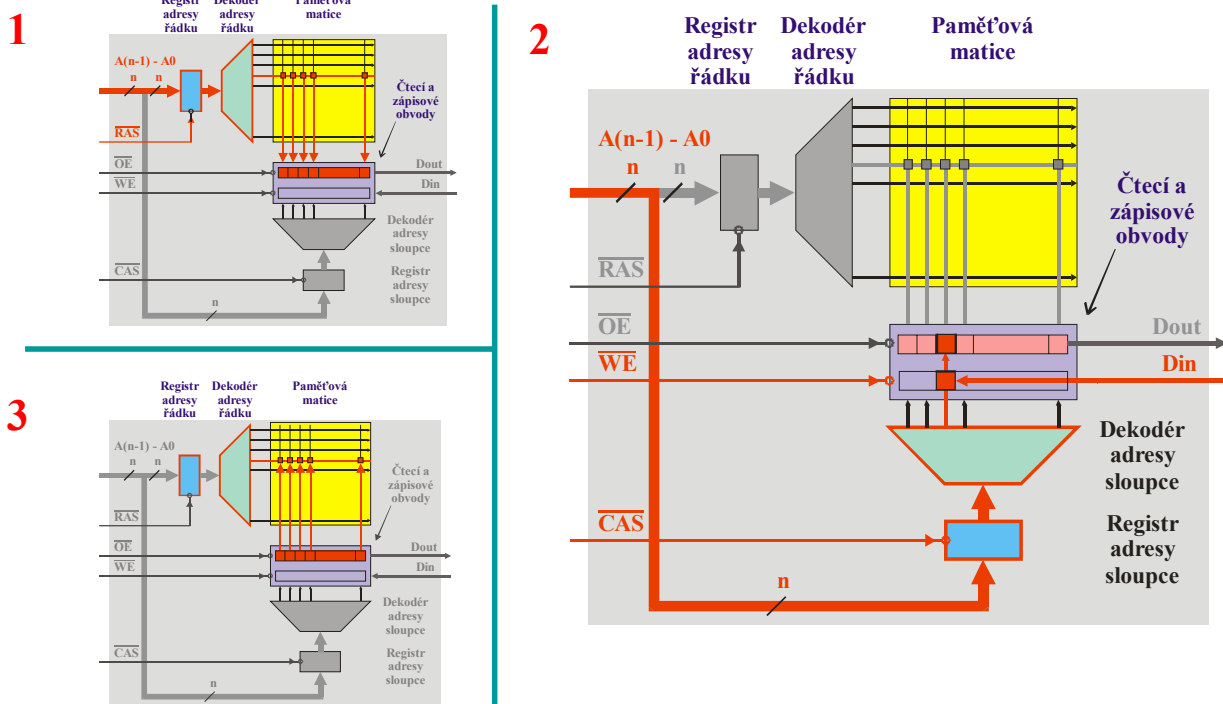


Čtecí cyklus DRAM

- Typické hodnoty
 - $t_{RAS} = 60 \text{ ns}$
 - $t_{CAS} = 15 \text{ ns}$
 - $t_{RP} = 40 \text{ ns}$



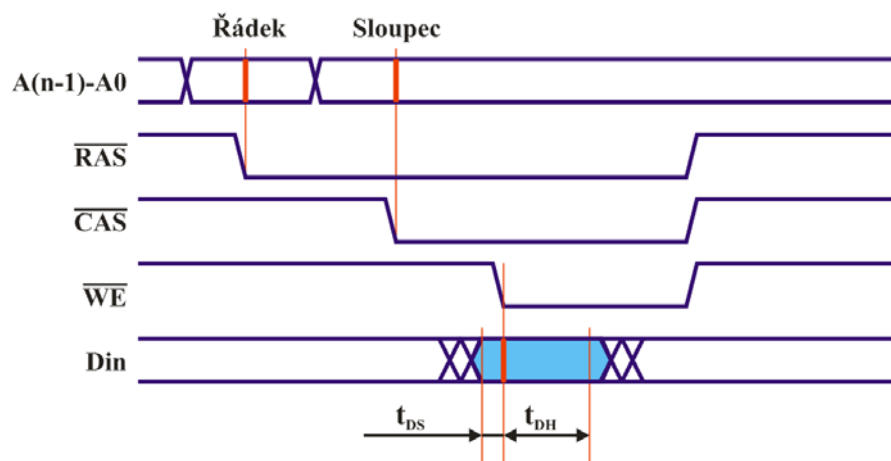
Zápisový cyklus DRAM (1)



Zápisový cyklus DRAM

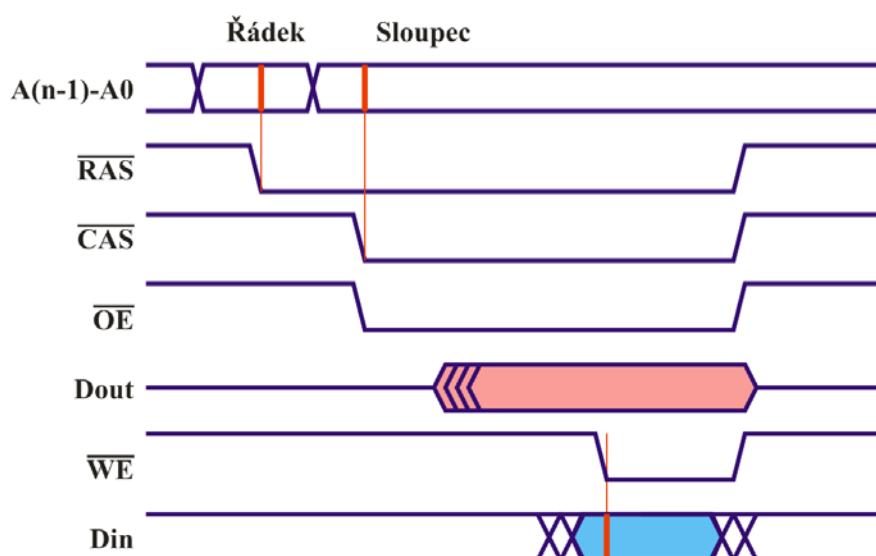
- Typické hodnoty

- $t_{DS} = 0 \text{ ns}$
- $t_{DH} = 15 \text{ ns}$



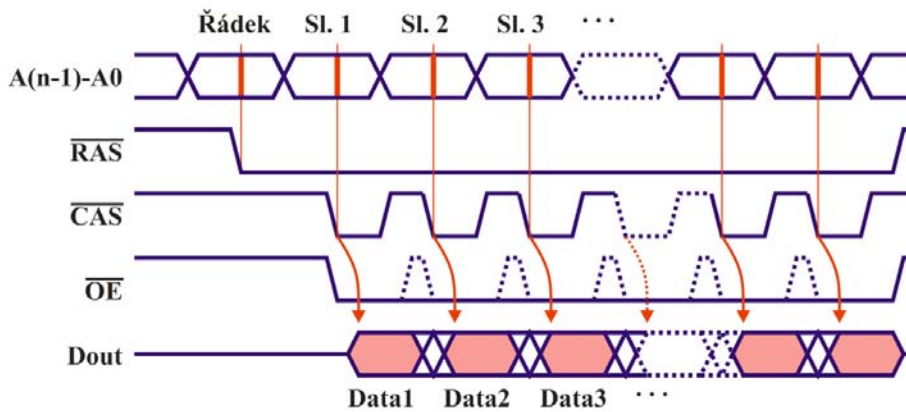
Cyklus Read – Modify - Write

- V jednom cyklu lze přečíst i zapsat data na stejnou adresu.



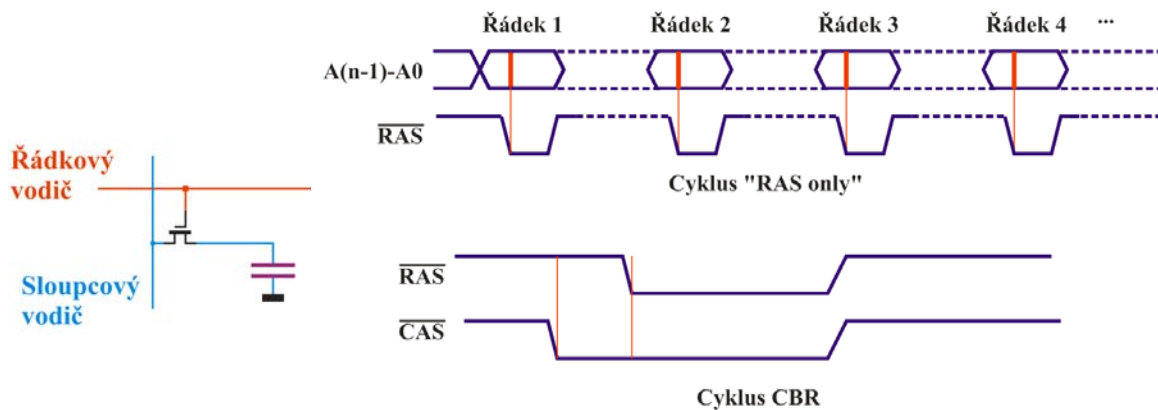
Stránkové režimy DRAM

- Umožňuje přečíst data z celé řádky při jediné aktivaci /RAS.
- Podobně též stránkový zápis.



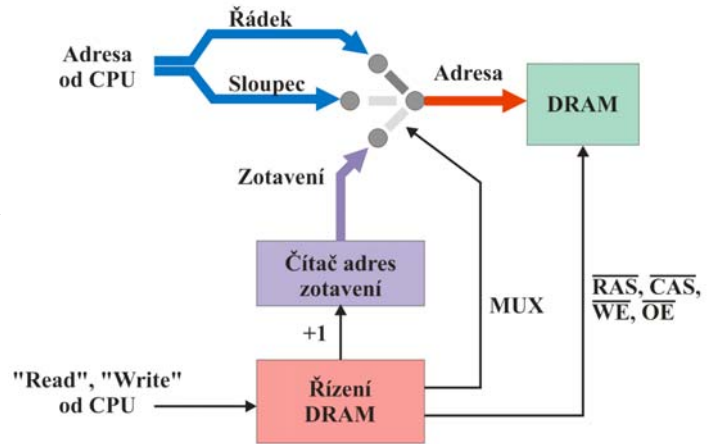
Zotavování DRAM

- Každá paměťová buňka se musí zotavovat podle typu po cca 10 – 60 ms.
- Při čtení nebo zápisu se automaticky zotaví celá řádka.
- Zotavovací cykly:
 1. RAS only – používá vnější čítač adres pro zotavení.
 2. CAS Before RAS (CBR) – používá vnitřní čítač adres pro zotavení.



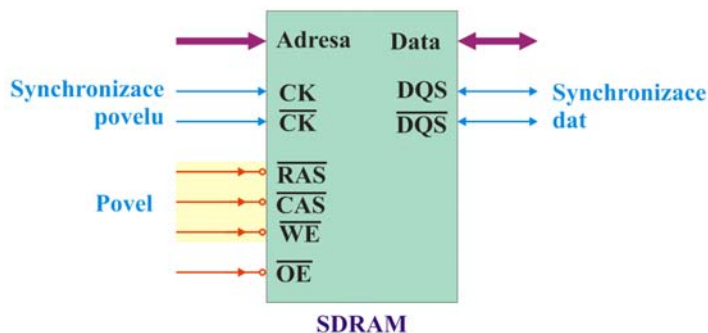
Zapojení paměti DRAM

- Adresa z CPU se musí rozdělit na řádkovou a sloupcovou část.
- Přepínač adres postupně připojuje obě části adresy na adresní vstupy paměti.
- Podle potřeby se na adresní vstupy připojuje registr adresy zotavení.



Synchronní DRAM (SDRAM) (1)

- K synchronizaci adresy, povelu a dat se používají hodinové signály CK a DQS.
- Při čtení/zápisu se čte/zapíše paralelně 2, 4 nebo 8 slov.
- Přenos dat paměť ↔ vnější obvody se provádí po slovech.



Vývody SDRAM (zjednodušeně)

Synchronní DRAM (SDRAM) (2)

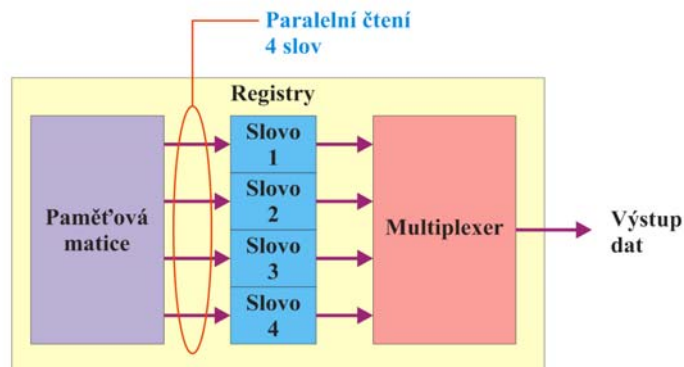
- Některé příkazy SDRAM



Příkaz	/RAS	/CAS	/WE	Adresa
Zápis konfigurace	L	L	L	Konfigurace
Aktivace	L	H	H	Řádek
Čtení	H	L	H	Sloupec
Zápis	H	L	L	Sloupec

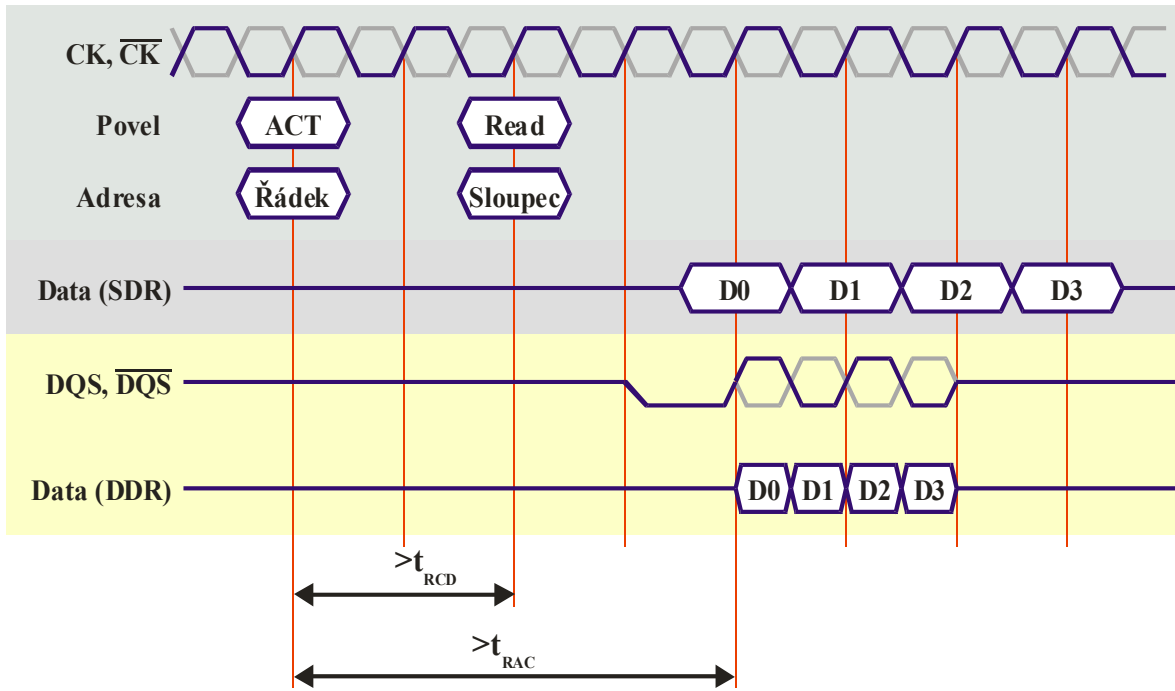
Synchronní DRAM (SDRAM) (3)

- K synchronizaci adresy, povelu a dat se používají hodinové signály CK a DQS.
- Při čtení/zápisu se čte/zapíše paralelně 2, 4 nebo 8 slov.
- Přenos dat paměť ↔ vnější obvody se provádí po slovech.



Vnitřní uspořádání SDRAM (zjednodušeně)

Časování SDR, DDR a DDR2 SDRAM



Rychlost různých typů DRAM a SDRAM

